

الموضوع: دراسة نظام إلكتروني للاقتراع (الانتخاب) ودارة الجامع الكامل Full Adder.



يحتوي الموضوع على 3 صفحات مرقمة من 3/1 إلى 3/3.

العمل المطلوب: من الصفحة 3/1 إلى الصفحة 3/2.

وثيقة الإجابة: الصفحة 3/3 (تعاد مع أوراق الإجابة).

الجزء الأول: دراسة نظام إلكتروني للاقتراع (الانتخاب)

دفتر الشروط:

1. الهدف من التآلية: نريد إنجاز نظام رقمي إلكتروني يظهر نتيجة الاقتراع (الانتخاب) للجنة تسيير مكونة

من أربع أعضاء يجب عليهم الانتخاب على كل قرار يتم اتخاذه.

2. وصف التشغيل:

لكل عضو قاطعة يضعها في 1 عند الموافقة على القرار ويضعها في 0 عند معارضته للقرار.

• اللجنة مكونة من رئيس (a) وثلاثة أعضاء عاديين (b, c, d).

• في حالة تساوي الأصوات يعتبر قرار الرئيس مرجحا (يساوي ضعف قرار العضو العادي).

• في حالة الانتخاب بالأغلبية يضيء مصباح المخرج S لهذا النظام.

العمل المطلوب:

س1. حدد متغيرات المدخل والمخرج.

س2. أنجز جدول للحقيقة الموافق للتشغيل.

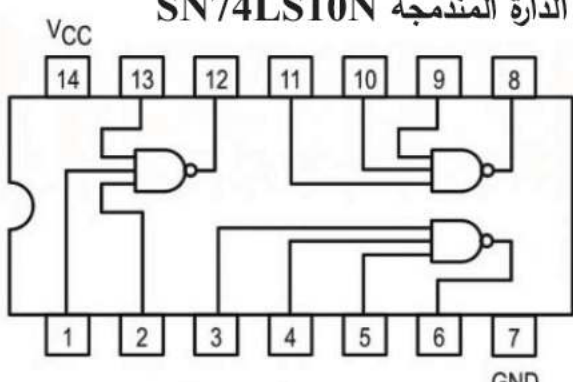
س3. أوجد العبارة المنطقية المختزلة للدالة S باستعمال جدول كارنو.

س4. مثل الدارة المنطقية المختزلة باستعمال المخطط الكهربائي.

❖ نريد إنجاز التصميم المنطقي لـ S باستعمال الدارة المدمجة SN74LS10N

وثيقة 1. مستخرج من وثائق الصانع للدارة المدمجة SN74LS10N

• الدارة المدمجة SN74LS10N



• جدول الحقيقة للدارة المدمجة SN74LS10N

$Y = \overline{ABC}$

| Inputs | | | Output |
|--------|---|---|--------|
| A | B | C | Y |
| X | X | L | H |
| X | L | X | H |
| L | X | X | H |
| H | H | H | L |

H - HIGH Logic Level
L - LOW Logic Level
X - Either LOW or HIGH Logic Level

س5. قدم وصفا مختصرا لهذه الدارة المدمجة.

س6. فسر مدلول التسمية للدارة المدمجة SN74LS00N.

وثيقة 2. مستخرج من الخصائص الكهربائية للدارة المدمجة SN74LS10N

| Symbol | Parameter | Min | Typ | Max | Unit |
|-----------------|---------------------|------|-----|------|------|
| V _{CC} | Supply Voltage | 4.75 | 5.0 | 5.25 | V |
| V _{IH} | Input HIGH Voltage | 2.0 | | | V |
| V _{IL} | Input LOW Voltage | | | 0.8 | V |
| V _{OH} | Output HIGH Voltage | 2.7 | 3.5 | | V |
| V _{OL} | Output LOW Voltage | 0.25 | 0.4 | | V |

س7. اشرح خصائص الدارة المدمجة SN74LS10N المدونة في الجدول.

س8. حقق التصميم المنطقي للمخرج S باستعمال الدارة المدمجة SN74LS00 على وثيقة الإجابة 1/1.

الجزء الثاني: دراسة دارة الجامع الكامل Full Adder.

س9: ما الفرق بين الجامع الكامل F.A ونصف الجامع S.A؟

س10. أعط جدول الحقيقة لدارة الجامع الكامل.

س11. بسط المعادلات المنطقية للمخارج باستعمال الطريقة الجبرية.

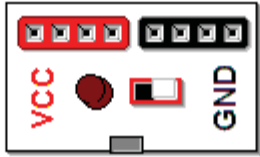
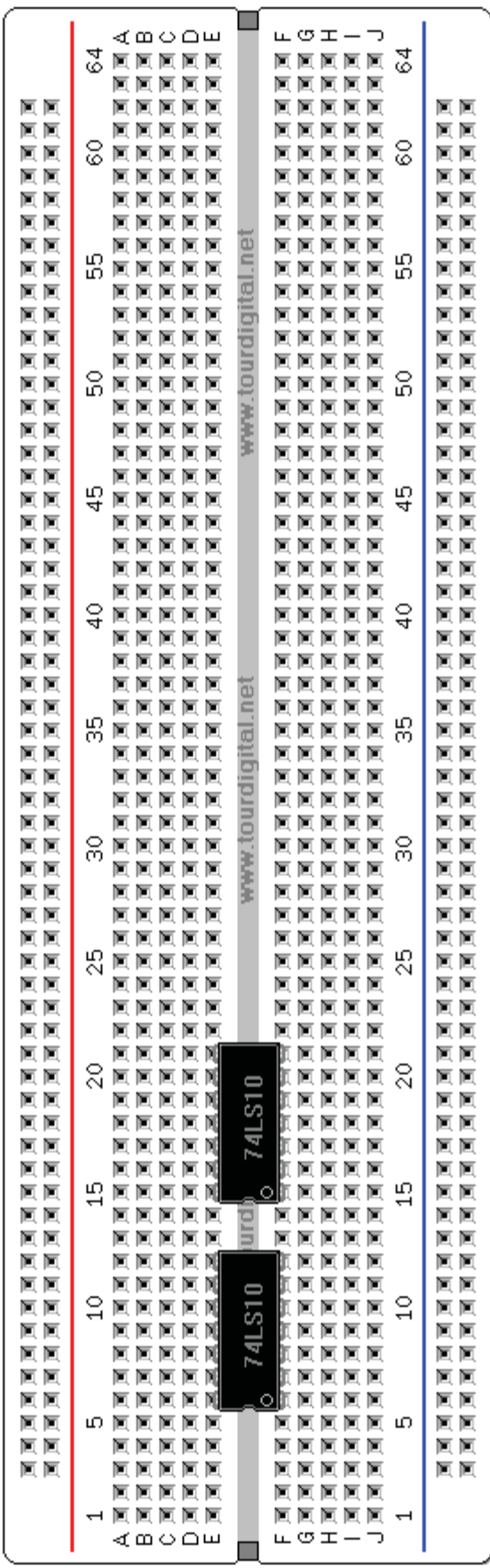
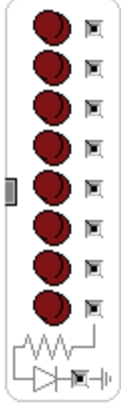
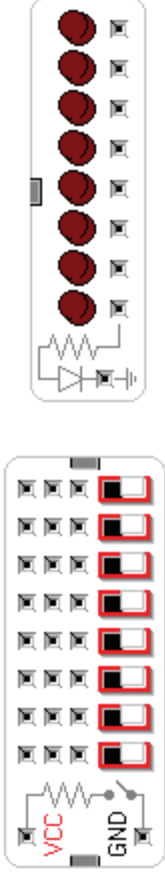
س12. أنجز التصميم المنطقي للجامع الكامل F.A مع توضيح دارتي نصف الجامع S.A.

انتهى الموضوع

الاسم واللقب:

وثيقة الإجابة 1/1 (تعاد مع أوراق الإجابة).

ج8. التصميم المنطقي للمخرج S باستعمال الدارة المندمجة SN74LS00:



S=S=.....
.....